



Рис. 4.25. Параллельная 3-разрядная схема суммирования — вычитания.

положительного числа и логической 1 для отрицательного. Этот разряд может вырабатываться путем сравнения знаков двух входных чисел  $A$  и  $B$  и их относительной величины.

Умножение, как было сказано в гл. 3, можно выполнить с помощью операций сдвига и сложения. Это подробно показано на рис. 4.26, а, а на рис. 4.26, б дана логическая схема, реализующая необходимые операции. Первый член произведения равен функции И первых бит  $A_1$  и  $B_1$ . Второй член произведения равен сумме  $A_1 \cdot B_2$  и  $A_2 \cdot B_1$ , которая вырабатывается с помощью двух вентилей И и сумматора.  $M_3$  представляет собой сумму  $A_3 \cdot B_1$ ,  $A_2 \cdot B_2$  и  $A_1 \cdot B_3$  и для его вычисления требуются две операции суммирования. Аналогично можно получить  $M_4$ .  $M_5$  образуется путем сложения  $A_3 \cdot B_3$  с битом переноса, образующимся при сложении предыдущих бит. Заметим, что при этом также может возникнуть перенос, который будет действовать в качестве шестого члена произведения  $M_6$ . Таким образом, в результате умножения двух 3-разрядных двоичных чисел получим 6-разрядное число.

Несмотря на то что здесь рассматривались лишь параллельные устройства вычитания и умножения, они могут быть выполнены также и по последовательной схеме, аналогичной схеме последовательного